

# AI ASIC: Design and Practice (ADaP) Fall 2024 Final Project Guide

---

燕博南

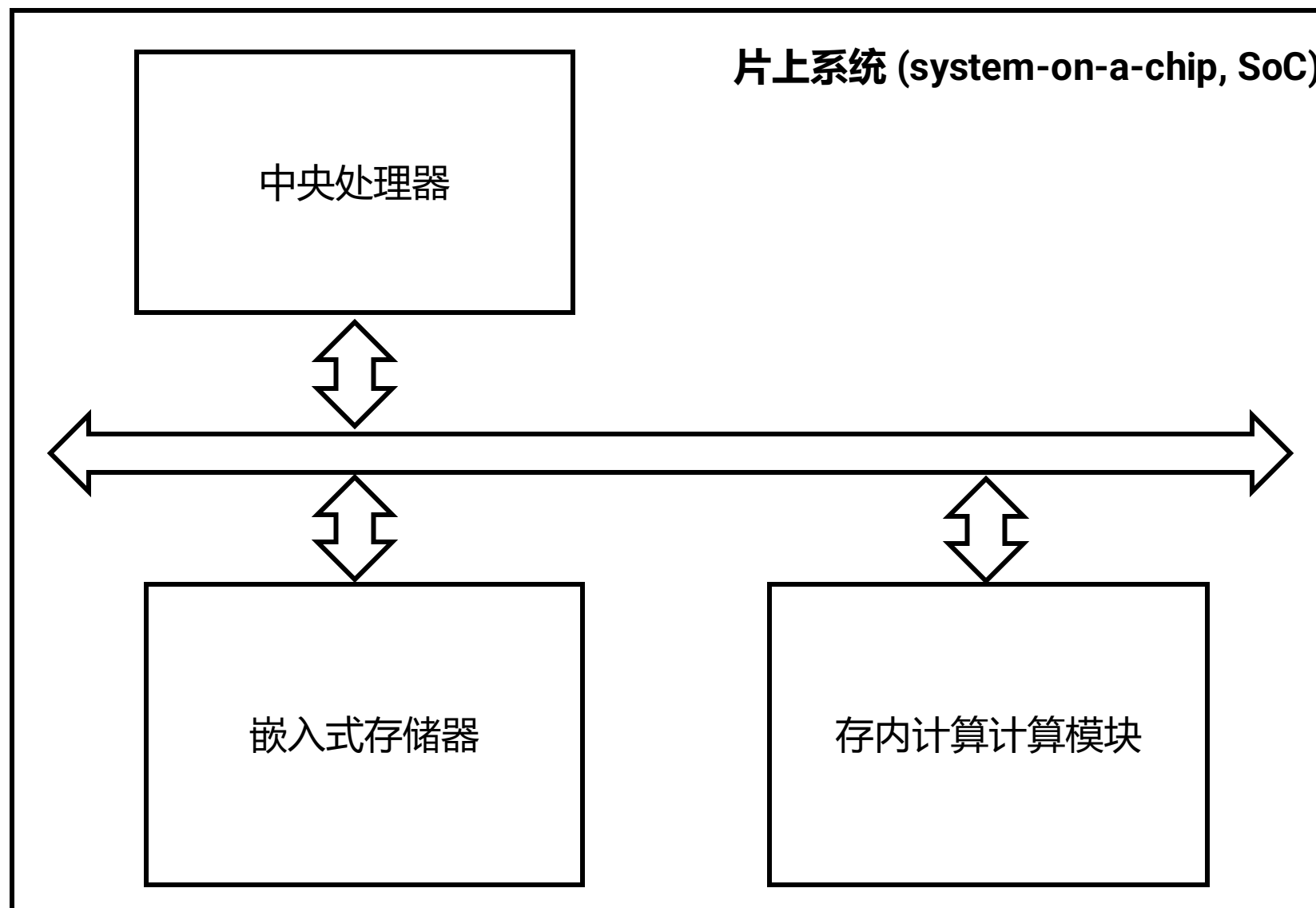
## ■ ■ For the Project



- 主题： Get Accelerator into an SoC
- 二人一组，一起讨论
  - 分工不分你我
- Find-A-Partner Deadline:
  - 本周日 11/24/2024 23:59:00
  - Fill in 微信接龙

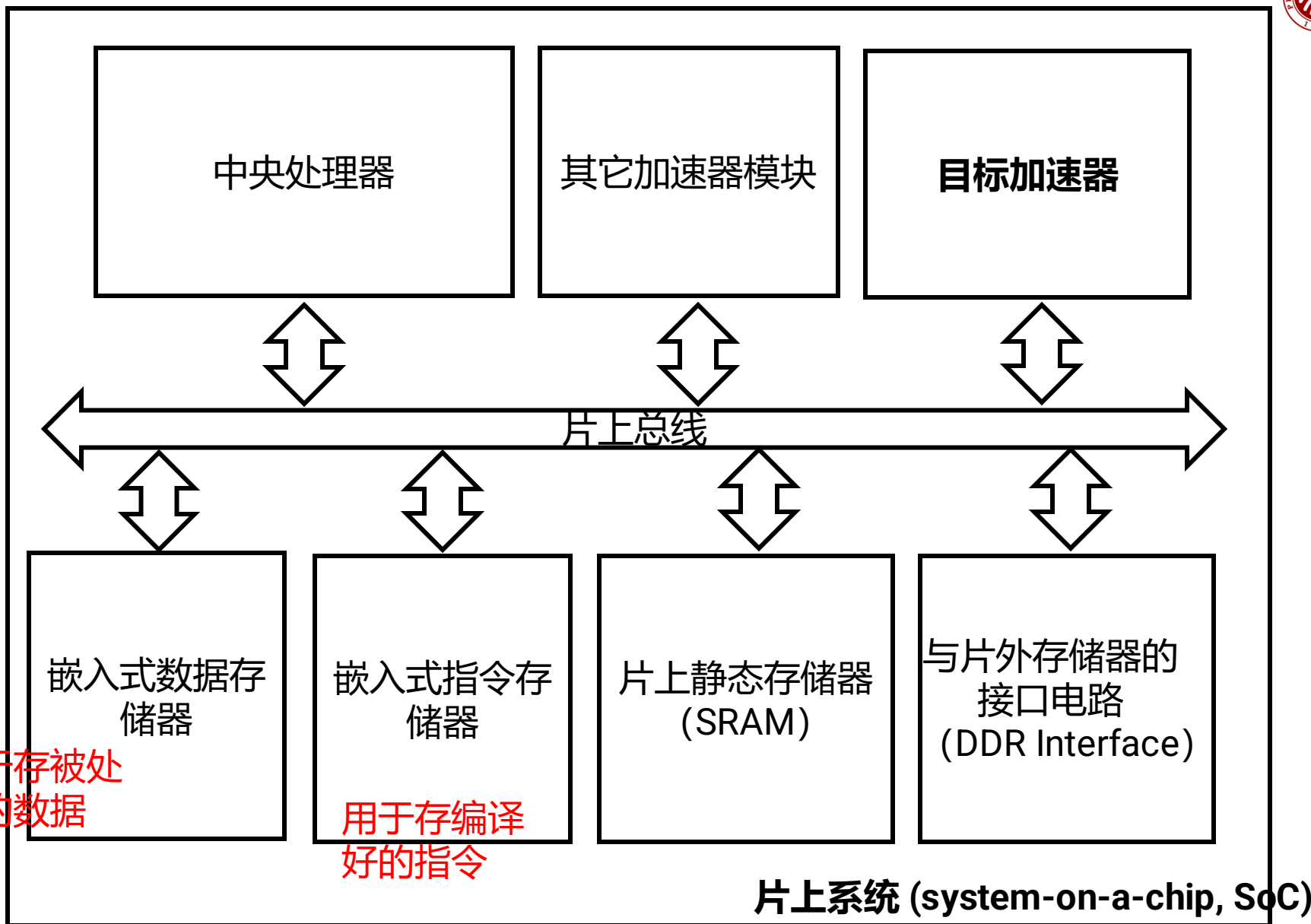
只关注计算和存储分块的图 (其他的小模块省略) :

### 存内计算在系统中应用方式



扩展更详细一点的版本:

## 存内计算在系统中应用方式





# 可能的地址分配, 这里左边的数字需要按应用的时候设置

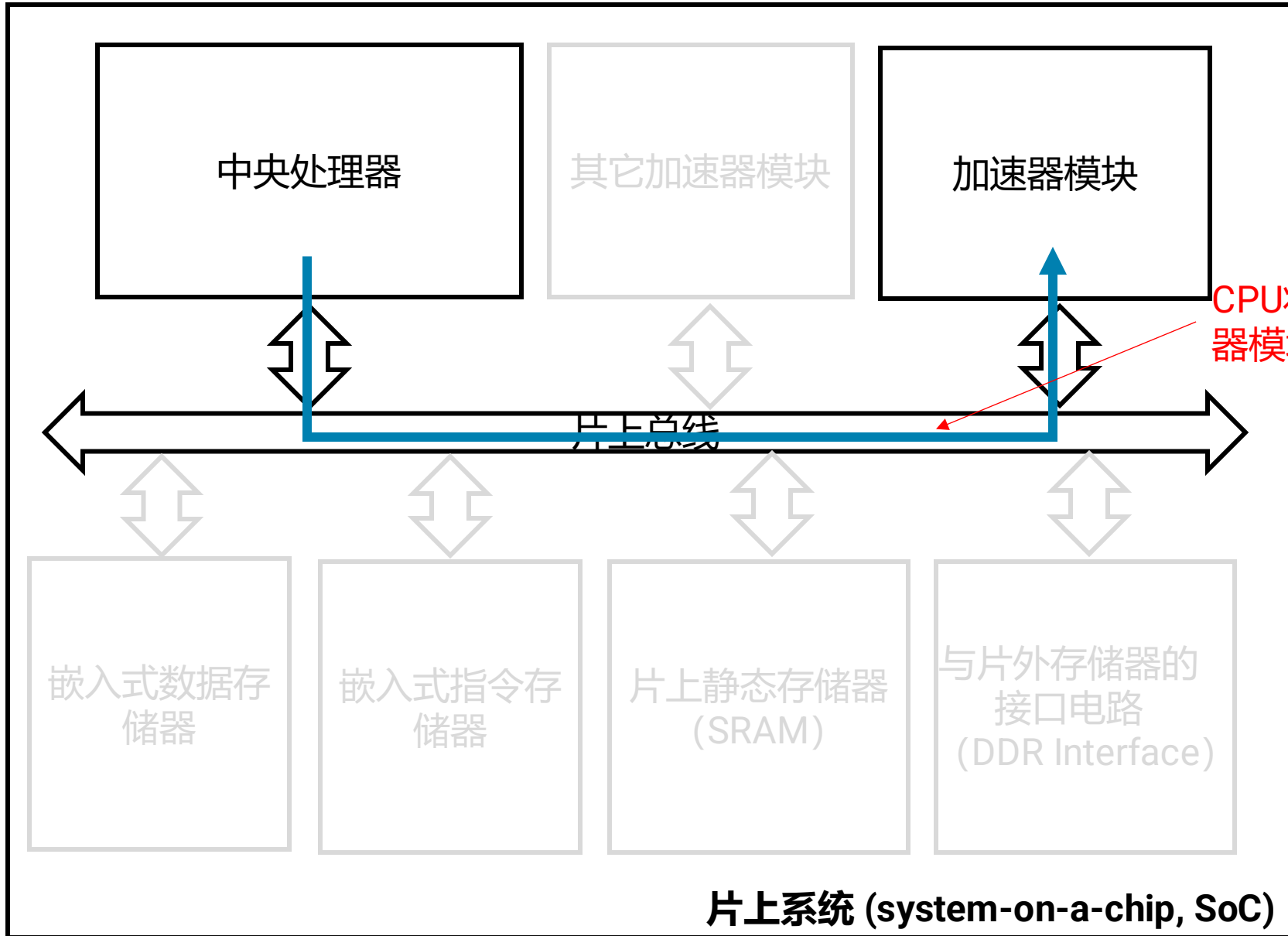
## 存储空间地址分配

区块起始地址 0x0000 0000	区块0
区块终止地址 0x1FFF FFFF	指令存储区
区块起始地址 0x2000 0000	区块1
区块终止地址 0x3FFF FFFF	SRAM
区块起始地址 0x4000 0000	区块2
区块终止地址 0x5FFF FFFF	外设
区块起始地址 0x6000 0000	区块3
区块终止地址 0x7FFF FFFF	<b>目标加速器分区</b>
区块起始地址 0x8000 0000	区块5
区块终止地址 0x9FFF FFFF	其它
区块起始地址 0xA000 0000	区块6
区块终止地址 0xBFFF FFFF	其它
区块起始地址 0xC000 0000	区块7
区块终止地址 0xDFFF FFFF	其它
区块起始地址 0xE000 0000	区块8
区块终止地址 0xFFFF FFFF	CPU内部外设

配置寄存器, 固件指令, 指令存储, ...

通过AHB/APB桥接口电路连到总线上的外设, 例如GPIO, 计数器, ...

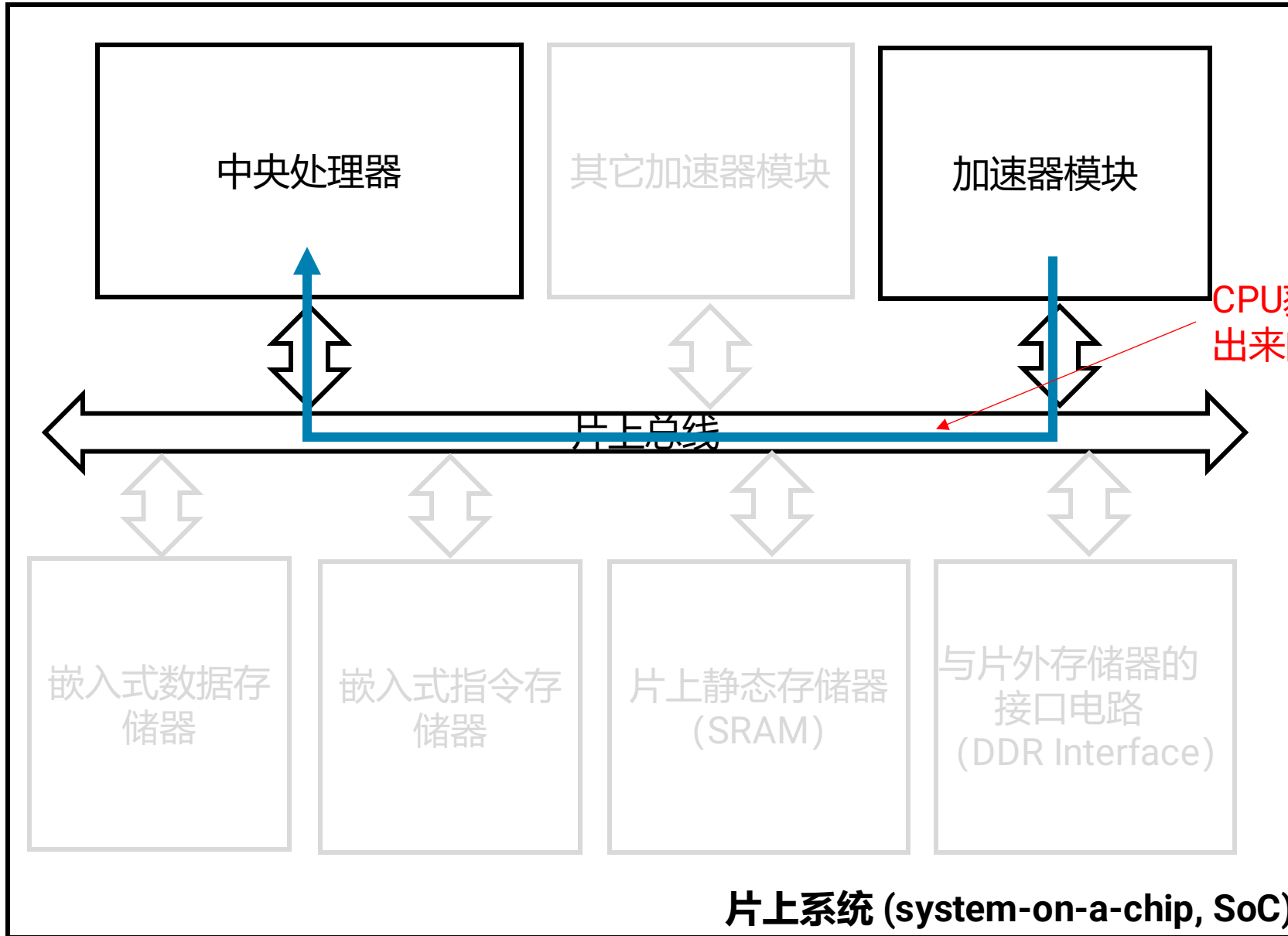
## 存内计算在系统中应用方式



CPU将输入送入加速器模块去开始做计算

片上系统 (system-on-a-chip, SoC)

存内计算在系统中应用方式



CPU获取加速器模块出来的计算结果

片上系统 (system-on-a-chip, SoC)

## For the Project

- 2人小组
  - hardware and software
- Get PIM inside the SoC
- 按自己的需求制订加速器，常见可能的加速器：Convolutional Kernel, Transformer Attention Module, SNN Simulated Neurons, Bayesian Inference Module+Sampler
- 后面要做的事情：
  - Progress presentation
    - 分数互评50%，任课教师50%
  - Final presentation
    - 分数互评50%，任课教师50%
  - Final report
    - 同组两人交一份完整报告即可
    - 同一份报告，同一个成绩