

Assignment-1. HDL Basics

Due: 11:59pm 11/1/2023

1. EDA tools for HDL are evolving at a very fast pace. Find the difference between iverilog, Verilator and Pyrtl? Why researchers develop Verilator and PyRTL as there already exist open-source simulators like Icarus Verilog and commercial simulators (e.g. vcs)?

2. 你是否曾想改变交通灯的转换策略? 机会来了! 你现在要帮忙设计一个路口的交通灯, 示意图如下。CLK 周期 5s, RST 为 high active reset, S_A 和 S_B 为安装的传感器, 比如 S_A (东西向) 探测到有人, 会输出一个 1, 然后东西向就需要变绿灯通行。如果 S_A 和 S_B 都有人, 那就需要你对红黄绿灯转换时间的设计 (需以 5s 为最低时间单位) 啦。

Q1: 画出 state-transfer diagram

Q2: 完成基于 FSM 的 TrafficLightController module。

Q3: 写一个 testbench 测试证明 Q2 中的 code 是对的, 结果时序图请截图提交。

